

И. П. Норенков

АВТОМАТИЗАЦИЯ ПРОЕКТИРОВАНИЯ В РАДИОЭЛЕКТРОНИКЕ

Приведен обзор проектных процедур, выполняемых в системах автоматизированного проектирования сверхбольших интегральных схем и радиоэлектронной аппаратуры, и представленных на рынке программных средств их реализации.

Design Automation in Radio Electronics / I.P. Norenkov // Vestnik MGTU. Priborostroenie. 2002. No. 1. P. 64–85.

A review of design procedures for very large-scale integration circuits and radio electronic equipment, performed with the use of Electronic Computer-Aided Design (ECAD) system, is presented. The relevant ECAD software, available in the market, is also described. Refs.25.

СПИСОК ЛИТЕРАТУРЫ

1. А р м с т р о н г Д. Р. Моделирование цифровых систем на языке VHDL. – М.: Мир, 1992.
2. <http://www.synopsys.com/>
3. K l e i n R. Hardware/Software Co-Simulation. – Mentor Graphics Corp.
4. B h a r a t h a l a M. Cycle Simulation. – <http://www.viewlogic.com/>
5. S c h u l z S. E. Focus Report: HDL Simulation Tools. – <http://www.engineer-satplay.com/>. – 1996.
6. S c h u l z S. E. Timing Analysis Tools and Trends. – <http://www.isdmag.com/>. – 1995.
7. <http://www.ikos.com/>
8. <http://www.model.com/products/msvhdl.html>
9. <http://www.syncad.com/>
10. М а с л о в С. Ю. Теория дедуктивных систем и ее применение. – М.: Радио и связь, 1986.
11. B a s s a k G. Formal Verification. – <http://www.isdmag.com/>. – 1999.
12. <http://www.orcad.com/product/>
13. С р е д с т в а и технологии проектирования и производства электронных устройств // EDA Express. – 2000. – № 1.
14. К о к о т о в В. З. Алгоритм плотного размещения разногабаритных элементов на плате // Информационные технологии. – 1998. – № 11.
15. IEEE Spectrum. – June 2000.
16. N i c o l i n i N., A l-H a s h i m i B. M., B r o w n F. D., W i l l i a m s A. C. BIST Hardware Synthesis for RTL Data Paths Based on Test Compatibility Classes // IEEE Transactions on CAD. – V. 19. – № 11.
17. <http://www.asset-intertech.com/>

18. H a b e r l O., K r o p f T. Self Testable Boards with Standard IEEE 1149.5 Module Test and Maintenance (MTM) Bus Interface // Proc. of the European Design and Test Conference, 1994.
19. К у л и к о в О. А., М а к а р о в С. В., П е р м и н о в В. Н. Процедура сингулярного разложения матриц специального вида в системах схемотехнического моделирования СБИС // Изв. вузов. Сер. Электроника. – 1999. – № 4.
20. http://mainstreampcb.cadence.com/pspice/pspice_datasheets.asp
21. <http://www.analogy.com/>
22. Bassak G. Analog and Mixed-Signal Simulators. – <http://www.isdmag.com/>. – 1999.
23. Н о р е н к о в И. П., Т р у д о н о ш и н В. А., Ф е д о р у к В. Г. Математическое моделирование объектов мехатроники // Информационные технологии. – 1995. – № 0.
24. С т е м п к о в с к и й А. Л., Ш е п е л е в В. А., В л а с о в А. В. Системная среда САПР СБИС. – М.: Наука, 1994.
25. <http://www.mentorg.com/pcb/design.html>

Статья поступила в редакцию 26.10.2001